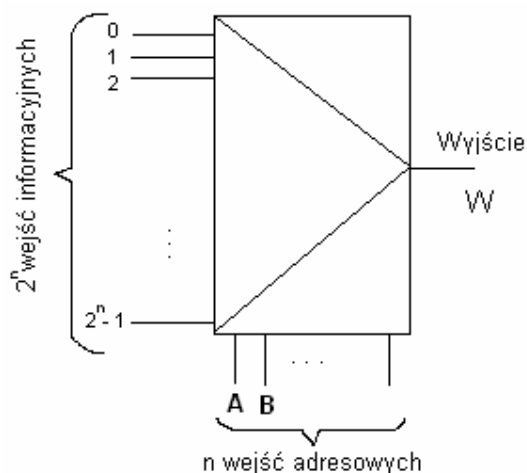


SPRAWOZDANIE
Z
LABORATORIUM UKŁADÓW LOGICZNYCH

Wykonali:

MULTIPLEKSER

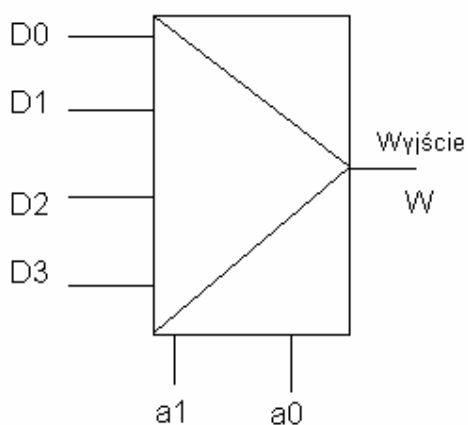


Multiplexer jest to układ kombinacyjny o n wejściach adresowych i 2^n wejściach informacyjnych oraz o jednym wyjściu. Układ ten jest sterowanym przełącznikiem cyfrowym. Na jego wejścia adresowe podaje się binarnie zakodowany numer wejścia, z którego informacja (albo jej negacja) ma być przeniesiona na wyjście układu.

Multiplexery są wykonywane w postaci układów scalonych. W zależności od wersji wykonania mogą one mieć dodatkowe wejścia lub wyjścia. Wejścia te służą do łączenia scalonych multiplexerów w celu zwiększania liczby wyjść układu. Dodatkowe wyjście może służyć do podawania zanegowanej informacji wyjściowej. Multiplexery stosuje się w układach przetworników informacji z postaci równoległej na szeregową, w generatorach określonych sekwencji bitów, realizacji układów kombinacyjnych, przekazywanie informacji z wielu nadajników do jednego odbiornika.

Zadanie z laboratorium.

Wykorzystując multiplexer dwuadresowy zaprojektować układ, aby w zależności od wejść adresowych (a_0, a_1) na wyjściu układu pojawiały się wartości od D_0 do D_3 .



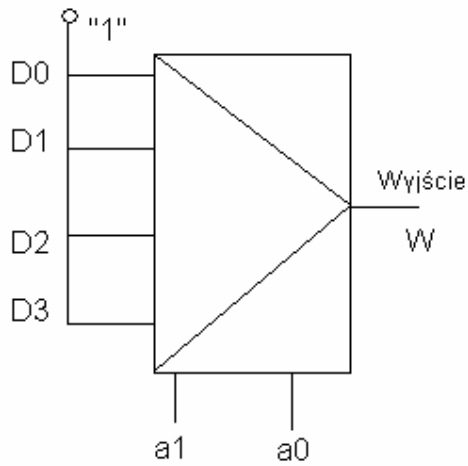
a_1	a_0	Y
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

Sposób rozwiązania:

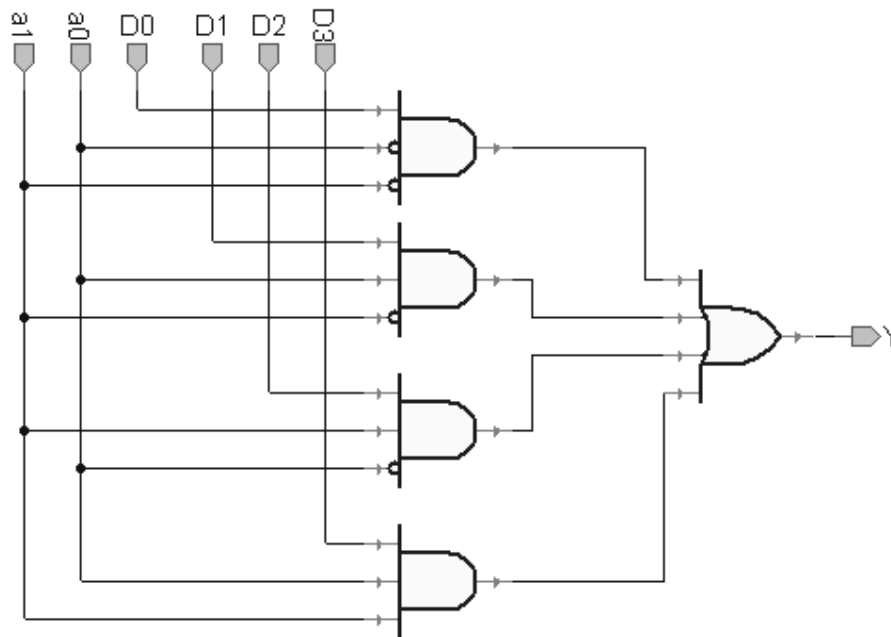
- należy przedstawić funkcję w postaci kanonicznej;

$$Y = a_1' a_0' D_0 + a_1' a_0 D_1 + a_1 a_0' D_2 + a_1 a_0 D_3$$

- wejście adresowe traktujemy jako wejścia układu i podajemy w odpowiedniej kolejności;
- aby uzyskać odpowiednią funkcję należy do wejść informacyjnych przypisać sygnał logiczny „1”;



Działanie multiplexera przedstawione za pomocą bramek logicznych:

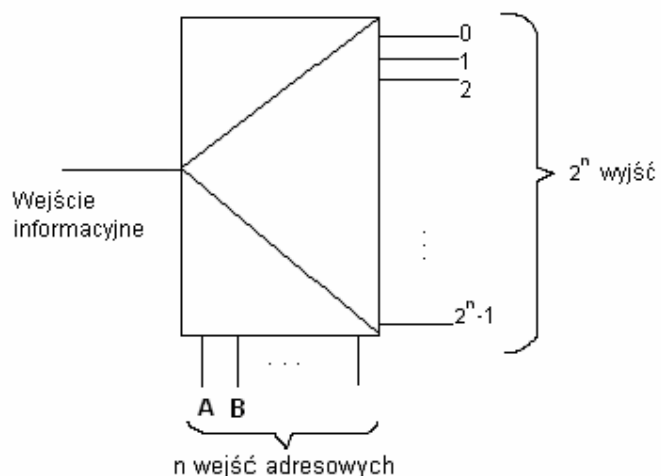


Działanie ww. układu przedstawionego za pomocą przebiegu czasowego.

Name	Value	Sti...	20	40	60	80	100	120	140	160	180	200	220	240	
a0	1	A	[Timing diagram showing a0 as a square wave]												
a1	1	B	[Timing diagram showing a1 as a square wave]												
D0	1	0	[Timing diagram showing D0 as a constant high signal]												
D1	1	1	[Timing diagram showing D1 as a constant high signal]												
D2	1	2	[Timing diagram showing D2 as a constant high signal]												
D3	1	3	[Timing diagram showing D3 as a constant high signal]												
Y	1		[Timing diagram showing output Y following the address inputs]												

W związku z tym, że na wejścia informacyjne (D0-D₃) przez cały czas działania układu podawany jest stan wysoki, to na wyjściu układu w zależności od kombinacji wejść adresowych (a₀,a₁), otrzymujemy sygnał z danego wejścia informacyjnego.

DEMULTIPLESER

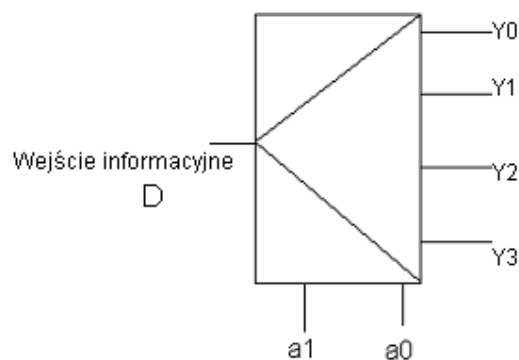


Demultiplekser jest to układ kombinacyjny o n wejściach adresowych i jednym wejściu informacyjnym oraz o 2^n wyjściach. Układ ten jest sterowanym przełącznikiem cyfrowym. Na jego wejścia adresowe podaje się binarnie zakodowany numer wyjścia, na który ma być przeniesiony sygnał wyjściowy (lub niekiedy jego negacja).

Demultipleksery są wykonywane w postaci układów scalonych. Mogą mieć one dodatkowe wejścia, służące do łączenia układów w celu uzyskania większej liczby wyjść. Demultipleksery są stosowane do realizacji funkcji kombinacyjnych, np. jako konwertery kodu BCD na kod 1 z 10. Szczególnym ich zastosowaniem są tzw. Układy wybierania pamięci w komputerach.

Zadanie z laboratorium.

Wykorzystując demultiplekser dwuadresowy zaprojektować układ, aby w zależności od wejść adresowych (a_0, a_1) na danych wyjściach (Y_0-Y_3) układu pojawiała się wartość podawana na wejście informacyjne.



a_1	a_0	Y_0	Y_1	Y_2	Y_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

Sposób rozwiązania:

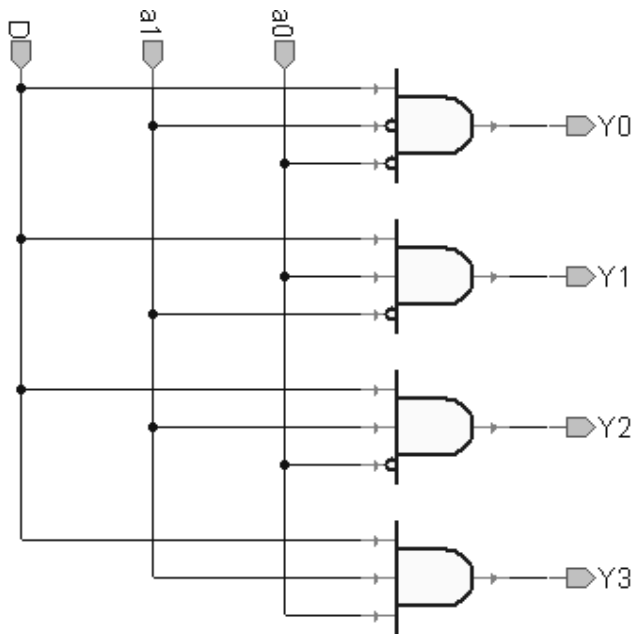
- należy przedstawić funkcję w postaci kanonicznej;

$$Y_0 = a_1' a_0' D \quad Y_1 = a_1' a_0 D \quad Y_2 = a_1 a_0' D \quad Y_3 = a_1 a_0 D$$

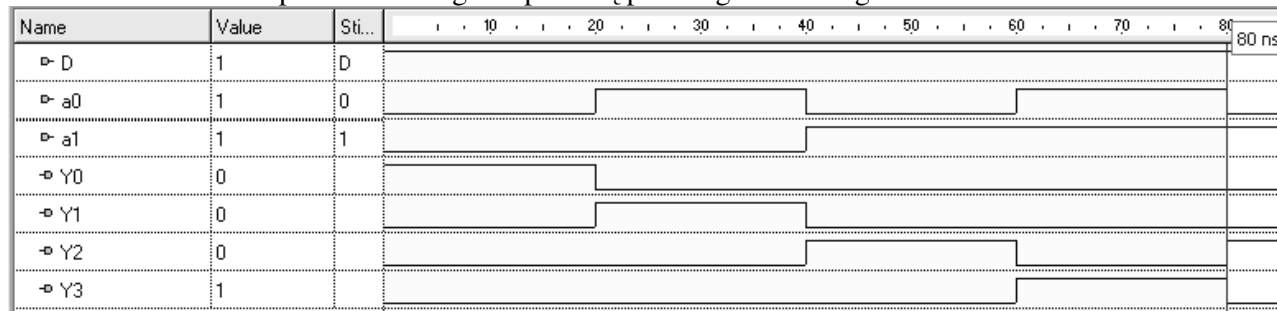
- wejście adresowe traktujemy jako wyjścia układu i podajemy w odpowiedniej kolejności;

Na wejście demultipleksera podajemy sygnał logiczny „1”.

Działanie demultipleksera przedstawione za pomocą bramek logicznych:



Działanie ww. układu przedstawionego za pomocą przebiegu czasowego.



Jeżeli na wejściu informacyjnych jest wysoki poziom, to tylko na wyjściu o numerze określonym kombinacją podaną na wejścia adresowe pojawi się stan wysoki.